

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-191068

(43) 公開日 平成8年(1996)7月23日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/316	M			
21/318	C			

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21) 出願番号 特願平7-1696

(22) 出願日 平成7年(1995)1月10日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 芝田 耕治

伊丹市瑞原4丁目1番地 三菱電機株式会

社ユー・エル・エス・アイ開発研究所内

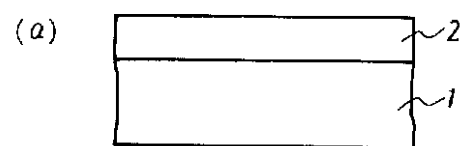
(74) 代理人 弁理士 高田 守 (外4名)

(54) 【発明の名称】 半導体装置の製造方法

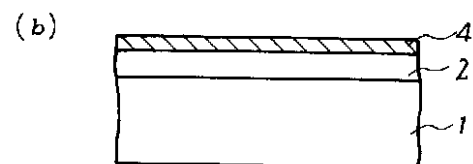
(57) 【要約】

【目的】 化学増幅型レジストのパターニングの精度を向上させることができる半導体装置を得る。

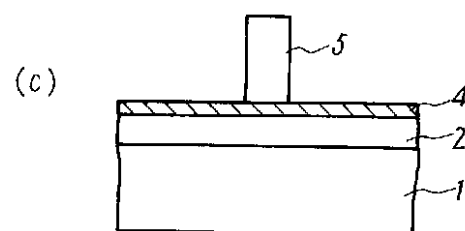
【構成】 第1の膜1上にプラズマ窒化膜2を積層し、プラズマ窒化膜2の上面に酸化力を有するガスを用いたプラズマ処理を施して酸化膜4を形成し、酸化膜4上に化学増幅型レジスト膜5を塗布しパターニングを行う。



1: 第1の膜
2: P-SiN 膜



4: 酸化膜



5: 化学増幅型レジスト膜

【特許請求の範囲】

【請求項1】 第1の膜上にプラズマ窒化膜またはプラズマ酸窒化膜を積層する工程と、上記プラズマ窒化膜またはプラズマ酸窒化膜の上面に酸化力を有するガスを用いたプラズマ処理を施して酸化膜を形成する工程と、上記酸化膜上に化学増幅型レジストを塗布しパターンニングを行う工程とを備えたことを特徴とする半導体装置の製造方法。

【請求項2】 プラズマ処理を平行平板型化学気相堆積装置にて行い、処理条件を電極間の間隔を5mm～15mm、チャンパー内の圧力を1.6 Torr～6 Torr、プラズマ出力を0.3w/cm²～3w/cm²、酸化力を有するガスの流量を1l/分～5l/分、処理時間を5秒～180秒としたことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 第1の膜上にプラズマ酸窒化膜を積層する工程と、上記プラズマ酸窒化膜の上面にアルゴンまたは窒素のスパッタエッチングを施す工程と、上記プラズマ酸窒化膜上に化学増幅型レジストを塗布しパターンニングを行う工程とを備えたことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、化学増幅型レジストのパターンニングを精度よく行うための半導体装置の製造方法に関するものである。

【0002】

【従来の技術】 図5は従来の半導体装置の製造工程を示す断面図である。図において、1は半導体基板（図示せず）上に形成された例えばアルミニウム、タングステン等の反射率の高い物質から成る第1の膜、2はこの第1の膜1上に例えば100～1000オングストロームの厚みにて形成された反射防止膜としてのプラズマ窒化膜（以下P-SiN膜と呼ぶ）、3はこのP-SiN膜2上に形成されたポジ型の化学増幅型レジスト膜である。

【0003】 次に上記のように構成された従来の半導体装置の製造工程について説明する。まず、半導体基板上の第1の膜1上にP-SiN膜2を積層する。この時、P-SiN膜2の上面には窒素原子や窒素分子等の不純物が付着する（図5（a））。次に、P-SiN膜2上に化学増幅型レジストを塗布しパターンニングを行い、ポジ型の化学増幅型レジスト膜3を形成する（図5（b））。

この際、P-SiN膜2上に付着している窒素原子や窒素分子と、化学増幅型レジスト膜3中の水素原子とが反応するので、例えば0.35μmのパターンを形成すると、図5（b）に示すように化学増幅型レジスト膜3のP-SiN膜2と接する側に0.05～0.10μmのスズ引きを発生する。

【0004】 又、上記従来例ではポジ型の化学増幅型レジスト膜3について述べたが、ネガ型の化学増幅型レジ

スト膜でも同様の反応が生じ、この場合は化学増幅型レジスト膜のP-SiN膜と接する側に倒れが発生している。又、上記従来例では反射防止膜としてP-SiN膜の例を示したけれども、プラズマ酸窒化膜（以下、P-SiON膜と呼ぶ）についても同様の現象が生じている。

【0005】

【発明が解決しようとする課題】 従来の半導体装置は以上のように構成され、第1の膜1上での化学増幅型レジストのパターンニングの精度を向上させるための反射防止膜としてのP-SiN膜2またはP-SiON膜を設けたものの、P-SiN膜2またはP-SiON膜の上面に付着している窒素原子や窒素分子およびP-SiN膜2中の窒素原子と化学増幅型レジスト膜中の水素原子とが反応するので、化学増幅型レジストのパターンニングの精度が低下するという問題点があった。

【0006】 この発明は上記のような問題点を解消するためになされたもので、化学増幅型レジストのパターンニングの精度を向上させることができる半導体装置の製造方法を提供することを目的とする。

【0007】

【課題を解決するための手段】 この発明に係る請求項1の半導体装置の製造方法は、第1の膜上にプラズマ窒化膜またはプラズマ酸窒化膜を積層し、プラズマ窒化膜またはプラズマ酸窒化膜の上面に酸化力を有するガスを用いたプラズマ処理を施して酸化膜を形成し、酸化膜上に化学増幅型レジストを塗布しパターンニングを行うものである。

【0008】 又、この発明に係る請求項2の半導体装置の製造方法は、請求項1において、プラズマ処理を平行平板型化学気相堆積装置にて行い、処理条件を電極間の間隔を5mm～15mm、チャンパー内の圧力を1.6 Torr～6 Torr、プラズマ出力を0.3w/cm²～3w/cm²、酸化力を有するガスの流量を1l/分～5l/分、処理時間を5秒～180秒としたものである。

【0009】 又、この発明に係る請求項3の半導体装置の製造方法は、第1の膜上にプラズマ酸窒化膜を積層し、プラズマ酸窒化膜の上面にアルゴンまたは窒素のスパッタエッチングを施し、プラズマ酸窒化膜上に化学増幅型レジストを塗布しパターンニングを行うものである。

【0010】

【作用】 この発明に係る請求項1における半導体装置の製造方法は、第1の膜上にプラズマ窒化膜またはプラズマ酸窒化膜を積層し、プラズマ窒化膜またはプラズマ酸窒化膜の上面に酸化力を有するガスを用いたプラズマ処理を施して酸化膜を形成し、酸化膜上に化学増幅型レジストを塗布しパターンニングを行うようにしたので、プラズマ窒化膜またはプラズマ酸窒化膜上の窒素を取り除き、この窒素と化学増幅型レジストとの反応を防止す

る。

【0011】又、この発明に係る請求項2における半導体装置の製造方法は、プラズマ処理を平行平板型化学気相堆積装置にて行い、処理条件を電極間の間隔を5mm～15mm、チャンパー内の圧力を1.6 Torr～6 Torr、プラズマ出力を0.3w/cm²～3w/cm²、酸化力を有するガスの流量を1l/分～5l/分、処理時間を5秒～180秒としたので、所望の厚みの酸化膜を形成する。

【0012】又、この発明に係る請求項3における半導体装置の製造方法は、第1の膜上にプラズマ酸化窒素を積層し、プラズマ酸化窒素の上面にアルゴンまたは窒素のスパッタエッチングを施し、プラズマ酸化窒素上に化学増幅型レジストを塗布しパターンニングを行うようにしたので、プラズマ酸化窒素上の窒素を取り除き、この窒素と化学増幅型レジストとの反応を防止する。

【0013】

【実施例】

実施例1. 以下、この発明の実施例を図について説明する。図1は、この発明の実施例1における半導体装置の製造工程を示す断面図である。図において、従来の場合と同様の部分は同一符号を付して説明を省略する。4はP-SiN膜2の上面に例えば40～100オングストロームの厚みにて形成された酸化膜、5はこの酸化膜4上に形成されたポジ型の化学増幅型レジスト膜である。

【0014】次に上記のように構成された実施例1の半導体装置の製造工程について説明する。まず、半導体基板上の第1の膜1上にP-SiN膜2を積層する。この時、P-SiN膜2の上面には窒素原子や窒素分子等の不純物が付着する(図1(a))。この時のP-SiN膜2の成膜方法は、例えば図2に示すような平行平板型プラズマ化学気相堆積装置を用い、シランおよび亜酸化窒素および窒素等のガス系にて行ったものである。

【0015】次に、P-SiN膜2の上面を、上記P-SiN膜2の成膜に引き続き同一の装置を用い、酸化力を有するガス例えば亜酸化窒素にてプラズマ処理を施し酸化膜4を形成する(図1(b))。この際、P-SiN膜2上面の窒素原子や窒素分子およびP-SiN膜2中の窒素原子が亜酸化窒素中の酸素原子により除去され、酸素原子がかわりに導入されることとなり酸化膜4が形成されている。次に、酸化膜4上に化学増幅型レジストを塗布しパターンニングを行い、ポジ型の化学増幅型レジスト膜5を形成する(図1(c))。

【0016】上記の製造工程中の図2の平行平板型プラズマ化学気相堆積装置を用いたプラズマ処理について、以下詳細に説明する。図2は平行平板型プラズマ化学気相堆積装置の断面図である。図において、6はチャンパー、7、8はこのチャンパー6内に平行にて設けられた平板型の上部および下部電極、9はこれら各電極間の間隔、10は上部電極7に接続されたプラズマ電源であ

る。

【0017】図2の装置を用いて以下の実験を試みた。シリコン基板上にP-SiN膜を450オングストロームの厚さ成膜した後、酸化力のあるガスとして亜酸化窒素を用いたプラズマ処理を図2の装置の処理条件を変えて行い、何オングストロームの厚みの酸化膜が形成されるかをXPS(X-ray Photoelectron Spectroscopyの略)にて調べ、その結果を図3に示す。図3より適当な処理条件は、電極間の間隔が5～15mm、チャンパー内の圧力が1.6～6 Torr、亜酸化窒素の流量が1～5l/分、プラズマ出力が例えば直径8インチのウェハに対して0.3～3w/cm²、処理時間が5～180秒であることが判った。又、この結果は、P-SiN膜の変わりにP-SiON膜であっても、又、亜酸化窒素の変わりに酸化力を有するガスのいずれであっても、同様の結果を生じることは推測できる。

【0018】すなわち、上記処理条件ならばP-SiN膜2の上面に酸化膜4を40オングストローム以上の厚みに形成できるとともにP-SiN膜2の上部(40オングストロームの深さ部分)の窒素原子を除去することができるため、確実に化学増幅型レジスト膜5との反応を防止できる。又、酸化膜4の厚みは100オングストローム以下に抑えることができるため、下層のP-SiN膜4の反射防止膜としての反射率に影響を与えない。

【0019】上記のように製造された実施例1の半導体装置の製造方法はP-SiN膜2の上面に付着していた窒素原子や窒素分子およびP-SiN膜2中の窒素原子を除去して酸化膜4を形成しているので、化学増幅型レジスト膜5との反応を防ぐことができるとともにP-SiN膜2の反射防止膜としての働きを損なうことがないので精度のよいパターンニングを行うことができる。又、酸化膜4の形成はP-SiN膜2の成膜と同一の装置内で連続して行うことができるため、工程数の増加を最少限にとどめることができる。

【0020】実施例2. 上記実施例1ではP-SiN膜2についての例について説明したが、P-SiON膜を用いた場合についても上記実施例1と同様の効果を奏することはいうまでもない。

【0021】実施例3. 又、上記各実施例ではプラズマ処理時に用いる酸化力を有するガスに亜酸化窒素を用いる例を示したが、酸化力を有するガスであれば何れでもよく例えば酸素を用いても同様の効果を奏することはいうまでもない。

【0022】実施例4. 図4はこの発明の実施例4における半導体装置の製造工程の原理を説明するための図である。図において、6は第1の膜1上に例えば100～1000オングストロームの厚みにて形成された反射防止膜としてのP-SiON膜、11はアルゴン原子、12は窒素原子、13は窒素分子である。

【0023】次に実施例4の半導体装置の製造工程について図2および図4を用いて説明する。まず、第1の膜1上に図2の装置を用い、シランおよび亜酸化窒素および窒素等のガス系にてP-SiON膜6を積層する。この時、P-SiON膜6の上には窒素原子や窒素分子等の不純物が付着する。次に、図2の装置内でそのままアルゴンスパッタエッチングを行う。すると、図4に示すようにP-SiON膜6上の窒素原子12や窒素分子13はアルゴン原子11にたたき出され、P-SiON膜6上の窒素原子12や窒素分子13は除去される。次に、上記実施例1と同様に、化学増幅型レジストのパターニングを行うと、上記実施例1と同様にパターニングされる。

【0024】上記のように製造された実施例4の半導体装置の製造方法は上記実施例1と同様の効果を奏する。尚、ここでは上記実施例1とは異なりP-SiON膜6の上面に付着している窒素原子12および窒素分子13のみ除去しているが、P-SiON膜6中には酸素が充分存在するためP-SiON膜6中の窒素を除去しなくとも化学増幅型レジストとの反応が生じることはない。

【0025】実施例5。上記実施例4ではアルゴンスパッタエッチングを用いる例を示したけれども、これに限られることなく例えば窒素スパッタエッチングを用いても上記実施例4と同様の効果を奏することは言うまでもない。

【0026】尚、上記各実施例では反射防止膜としてのP-SiN膜およびP-SiON膜について特に限定しなかったが、これら膜の光学定数および膜厚は化学増幅型レジストをパターニングする際の露光に使用される波長に対して所定の反射率が得られるように、プロセス条件や成膜時間などが調整され形成されていることはもちろんのことである。

【0027】

【発明の効果】以上のように、この発明の請求項1によれば、第1の膜上にプラズマ窒化膜またはプラズマ酸窒化膜を積層し、プラズマ窒化膜またはプラズマ酸窒化膜*

＊の上面に酸化力を有するガスを用いたプラズマ処理を施して酸化膜を形成し、酸化膜上に化学増幅型レジストを塗布しパターニングを行うようにしたので、化学増幅型レジストのパターニングの精度を向上させることができる半導体装置の製造方法を提供することが可能である。

【0028】又、この発明の請求項2によれば、請求項1において、プラズマ処理を平行平板型化学気相堆積装置にて行い、処理条件を電極間の間隔を5mm～15mm、チャンバー内の圧力を1.6 Torr～6 Torr、プラズマ出力を0.3w/cm²～3w/cm²、酸化力を有するガスの流量を1l/分～5l/分、処理時間を5秒～180秒としたので、より一層化学増幅型レジストのパターニングの精度を向上させることができる半導体装置の製造方法を提供することが可能である。

【0029】又、この発明の請求項3によれば、第1の膜上にプラズマ酸窒化膜を積層し、プラズマ酸窒化膜の上面にアルゴンまたは窒素のスパッタエッチングを施し、プラズマ酸窒化膜上に化学増幅型レジストを塗布しパターニングを行うようにしたので、化学増幅型レジストのパターニングの精度を向上させることができる半導体装置の製造方法を提供することが可能である。

【図面の簡単な説明】

【図1】 この発明の実施例1における半導体装置の製造工程を示す断面図である。

【図2】 一般的な平行平板型化学気相堆積装置の構成を示す断面図である。

【図3】 実施例1における半導体装置の製造工程の実験データを示す図である。

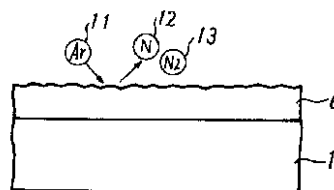
【図4】 この発明の実施例4における半導体装置の製造工程の原理を説明するための断面図である。

【図5】 従来の半導体装置の製造工程を示す断面図である。

【符号の説明】

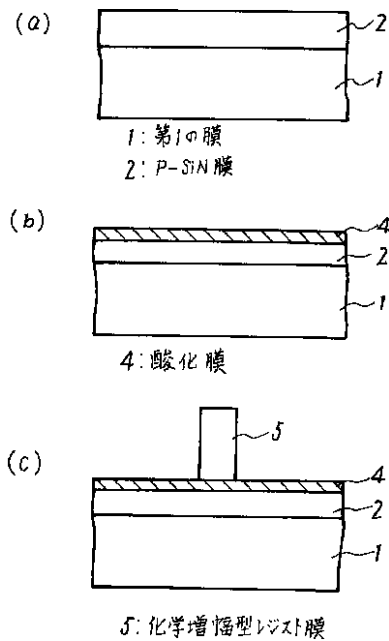
1 第1の膜、2 P-SiN膜、4 酸化膜、5 化学増幅型レジスト膜、6 P-SiON膜。

【図4】

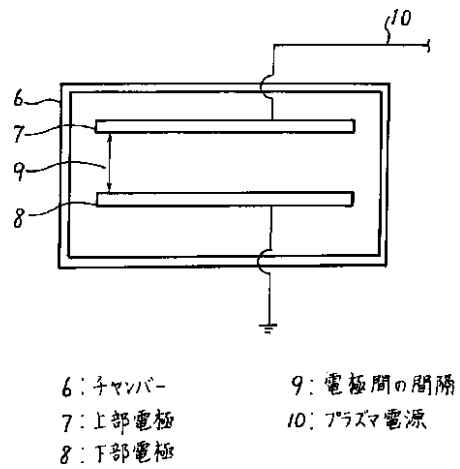


6 : P-SiON 膜

【図1】



【図2】



【図3】

プラズマ 出力 (W)	処 理 時 間 (秒)	電極間の 間 隔 (mm)	チャンバー 内の圧力 (Torr)	N ₂ Oの 流 量 (l/分)	酸化膜の 膜 厚 (ナノメートル)
300	30	12.5	4.25	1	40
600	30	12.5	4.25	1	54
600	60	12.5	4.25	1	58
900	30	12.5	4.25	1	63
900	60	12.5	4.25	1	68
300	180	12.5	4.25	1	70
300	30	12.5	1.6	1	70
300	30	12.5	6.0	1	70
300	30	12.5	4.25	3	40
300	30	12.5	4.25	5	40
300	30	5	4.25	1	60
300	30	15	4.25	1	85

【図5】

